

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-147458
 (43)Date of publication of application : 07.06.1996

(51)Int.CI. G06T 1/60

(21)Application number : 06-285141 (71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

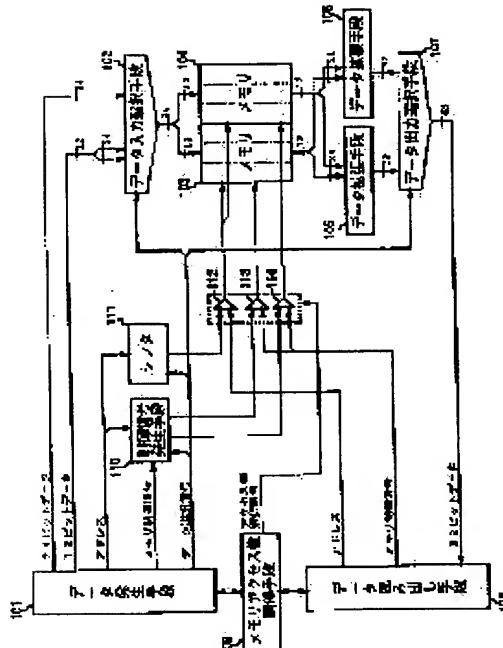
(22)Date of filing : 18.11.1994 (72)Inventor : HORIUCHI KOICHI
MATSUMOTO TAKAO

(54) MEMORY CONTROL UNIT

(57)Abstract:

PURPOSE: To decrease the buffer memory capacity of an information processing system which generates plural data differing in bit width.

CONSTITUTION: A data generating means 101 generates data with 24-bit and 12-bit widths. Memories 103-104 have 24-bit width. The data with the 12-bit width are stored in the memories so that two data in adjacent addresses are successive. Data expanding means 105-106 expand the 24-bit data stored in the memories 103-104 into 32-bit data. Those data are read out by a memory read means 108. The memories are stored with only the data generated by the data generating means 101, so the buffer memory capacity is reduced.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

データ2 0 4をビット1 1から0に替り当て、抜き替えて、
タをビット3 1から2 8とビット1 5から1 2に替えて、
ることで3 2ビット幅のデータ2 0 5を作る。

【0 0 5 1】データ幅が選択手段1 0 7は、データ
手段1 0 1の出力するデータ選択信によって、
シト輪データ、つまり3 2ビットに拡張されたデータ
手段1 0 5の出力を選択し出力し、このデータ
を読み出し手段1 0 8へ読み出しデータ。

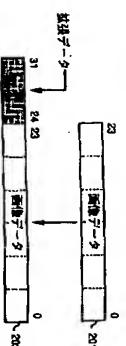
【0 0 5 2】従って、1 2ビットデータの場合
バッファメモリとして、1 2ビット輪のメモリを
(=2 4ビット輪)用意すればよい。バッファメ
モリデータだけを使いきるので、映像データ以外
なデータを格納するためのバッファメモリを必要
い。

【0 0 5 3】なお、上記実施例ではデータの読み出し
全て3 2ビットで行なう例を示したが、上記のメモリ構
成の例では4ビット輪のRAMから構成されるので、
ビットや1 6ビット判斷でも読み出しそうにして
い。

【0 0 5 4】

【発明の効果】以上説明したように、本発明によ
り(3×(2)n乗; nは0以降の整数)ビット幅
シト輪の異なる複数のデータを生成する場合に、-
発生手段の川流するデータを(2×N-n乗; N-n
の整数)個連接して格納する(3×(2)n乗; N-n
の整数)メモリと、メモリに格納されたデータに
シト輪のメモリと、メモリに格納されたデータに
発生手段の出力するデータのビット輪によって定

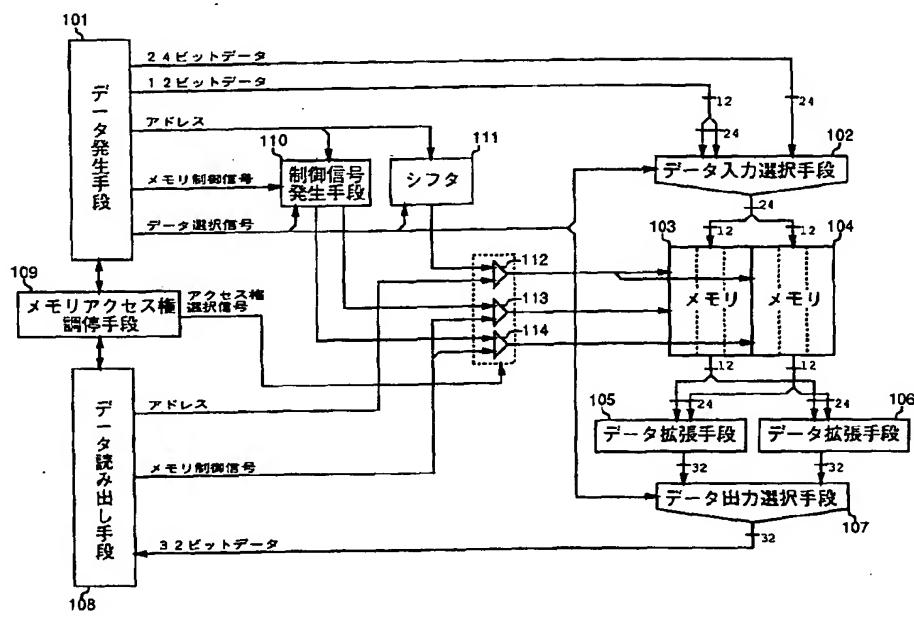
1124-1130



(2) 12ビットデータの場合

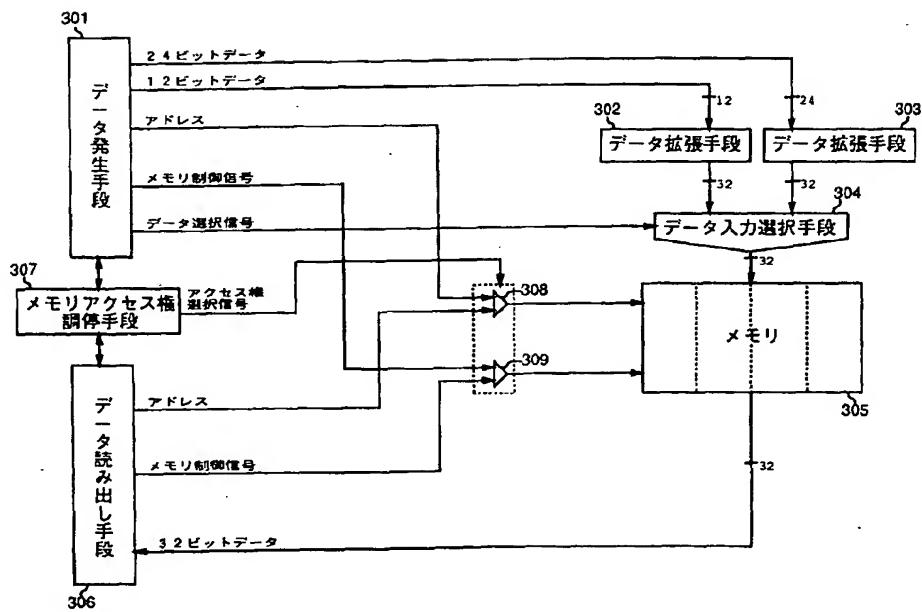
【図1】

特開平08-147458



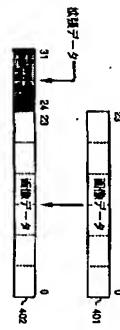
【図3】

特開平08-147458



[図4]

(1) 24ビットデータの場合



(2) 12ビットデータの場合

